

情報科学入門

#7 素子技術の発展・半導体製造業

Yutaka Yasuda

繰り返し処理

- (一般的) コンピュータの特長
 - 単純な装置で複雑な処理を可能にする
- 役割分担の存在
 - ハードウェアは単純・高速に
 - 複雑さはソフトウェアで実現
 - 複雑な処理は単純な処理の組み合わせや繰り返しに分解
- これがハードウェアに高速性が求められる理由

素子技術

- 演算（計算）する回路 = 単純な回路（素子）の集合体
- 素子

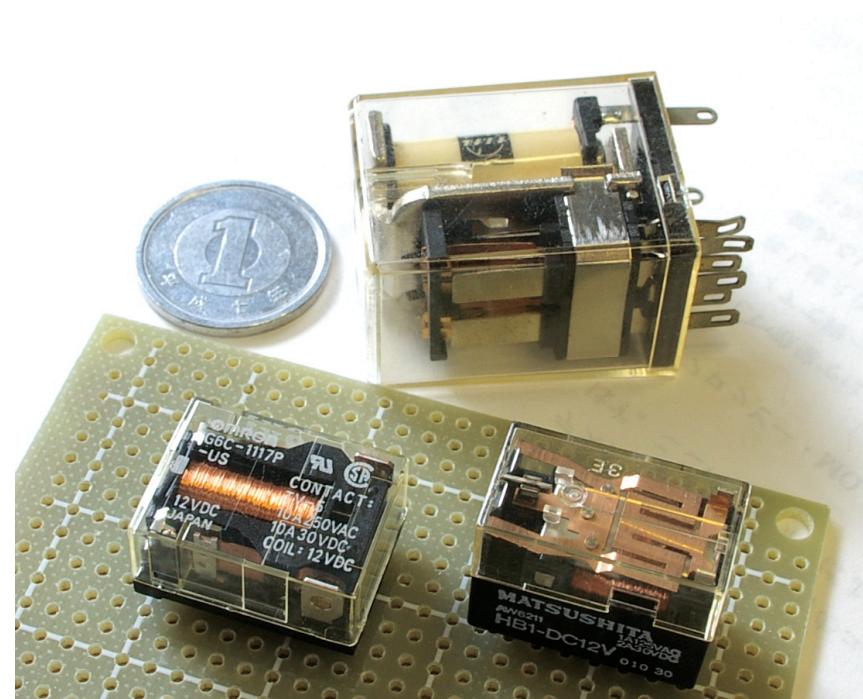
最低単位となる計算を実現するもの

これを繰り返せば必要な解を得られる

- 最小の回路単位：AND, OR, NOT 回路
- スイッチ（リレー）で実現できる

リレー

- 機械より早くできるもの
- リレー（電気スイッチ）を利用する



小型リレー

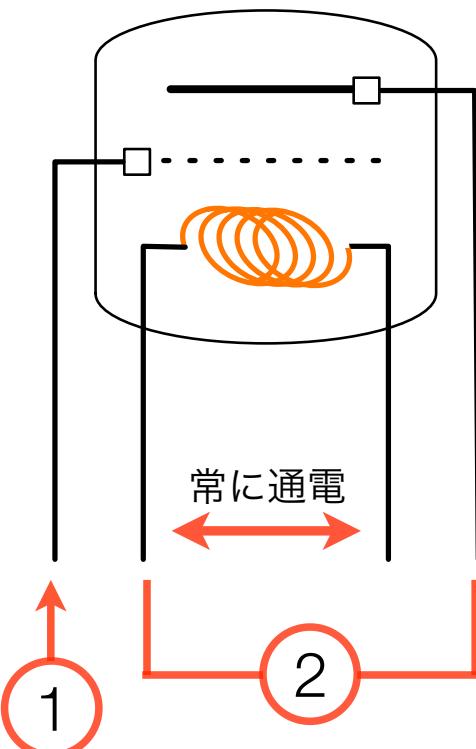
スイッチング回路

- 論理関数(AND, OR, NOT) が実現できれば良い
- リレーに限らず、スイッチとして機能すれば良い
- 切り替えに必要な時間が短ければ短いほど良い
- 素子：最低単位のスイッチ

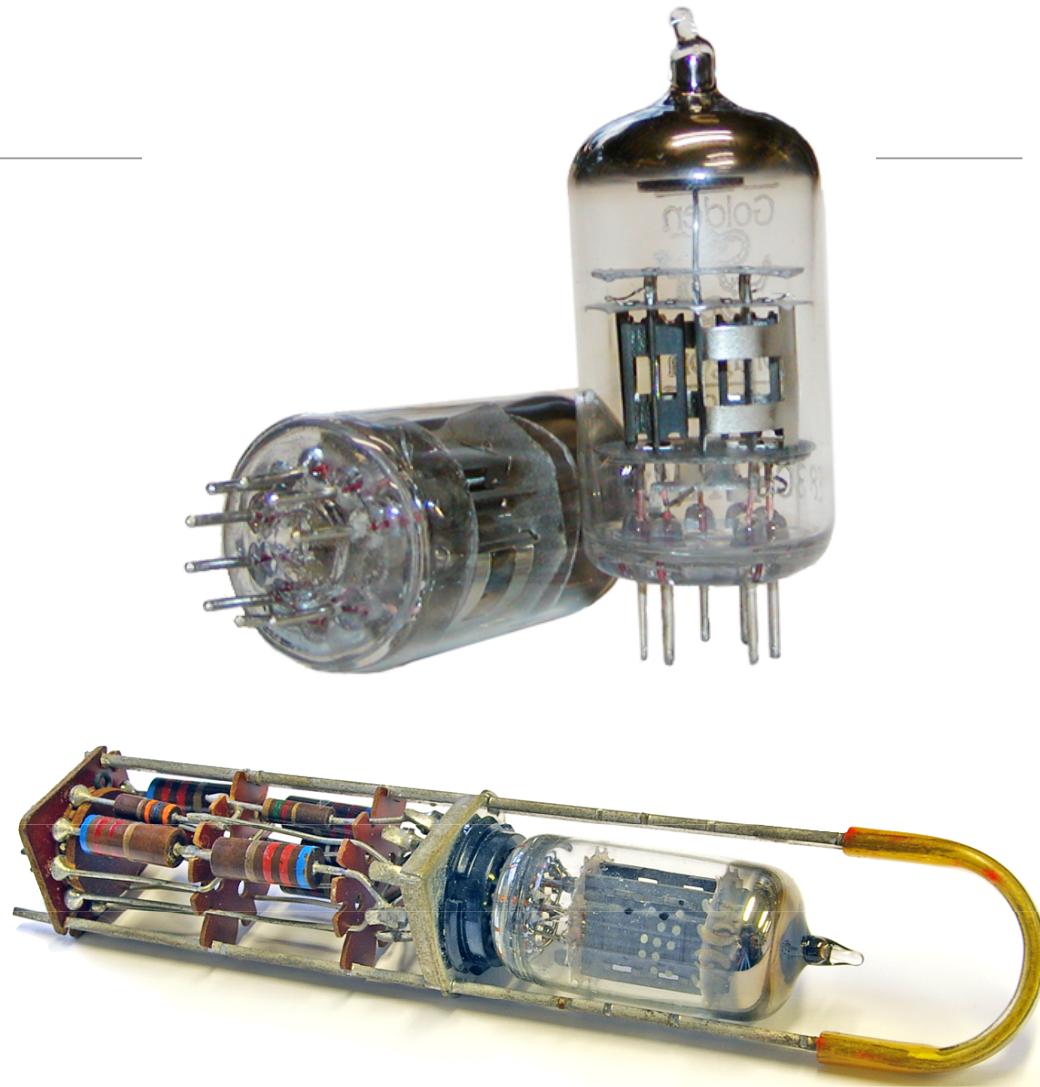


リレーの反応速度はミリ秒単位

真空管



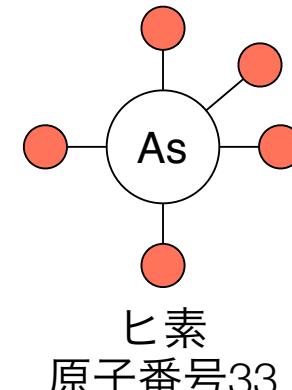
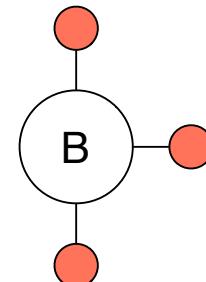
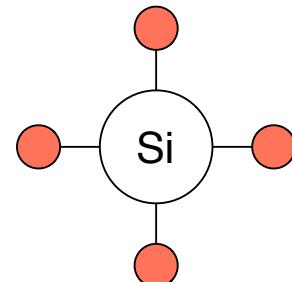
①に通電する量で②間
の電流量が増減する



真空管の反応速度はマイクロ秒単位

半導体

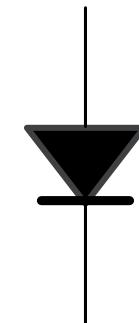
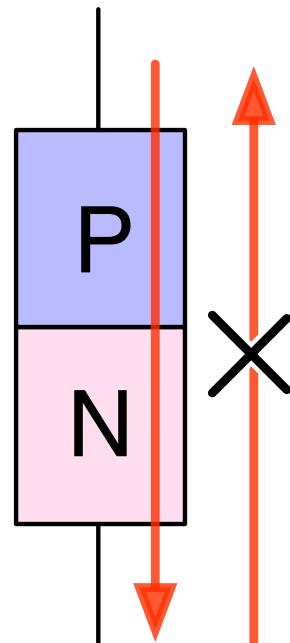
- 導体でも絶縁体でもない、中間的な性質を持つ物質
- シリコン (Si, 硅素) 、ゲルマニウム (Ge) など各種
- 今日よく使われるのはシリコン
- ある種の不純物を混ぜた時の電気的な特性を応用する



シリコン結晶

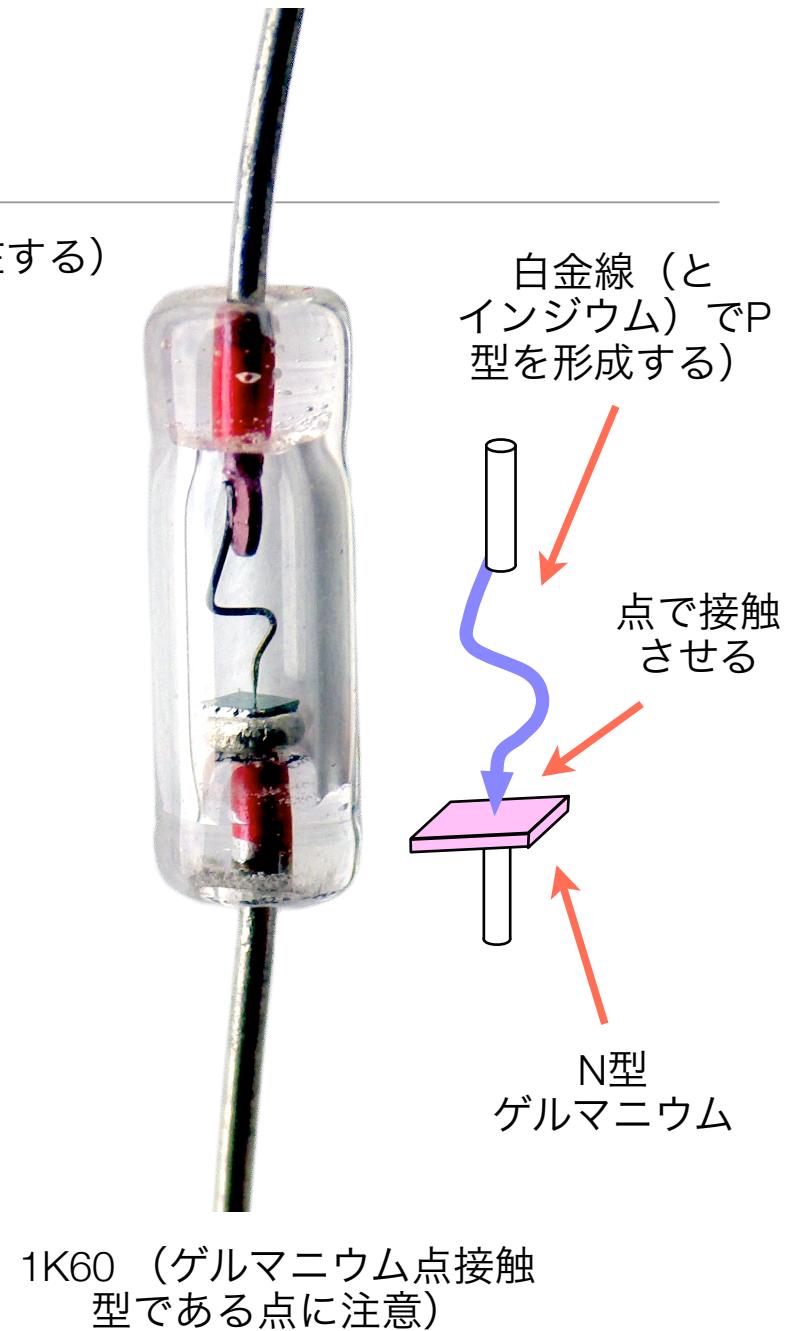
ダイオードへの応用

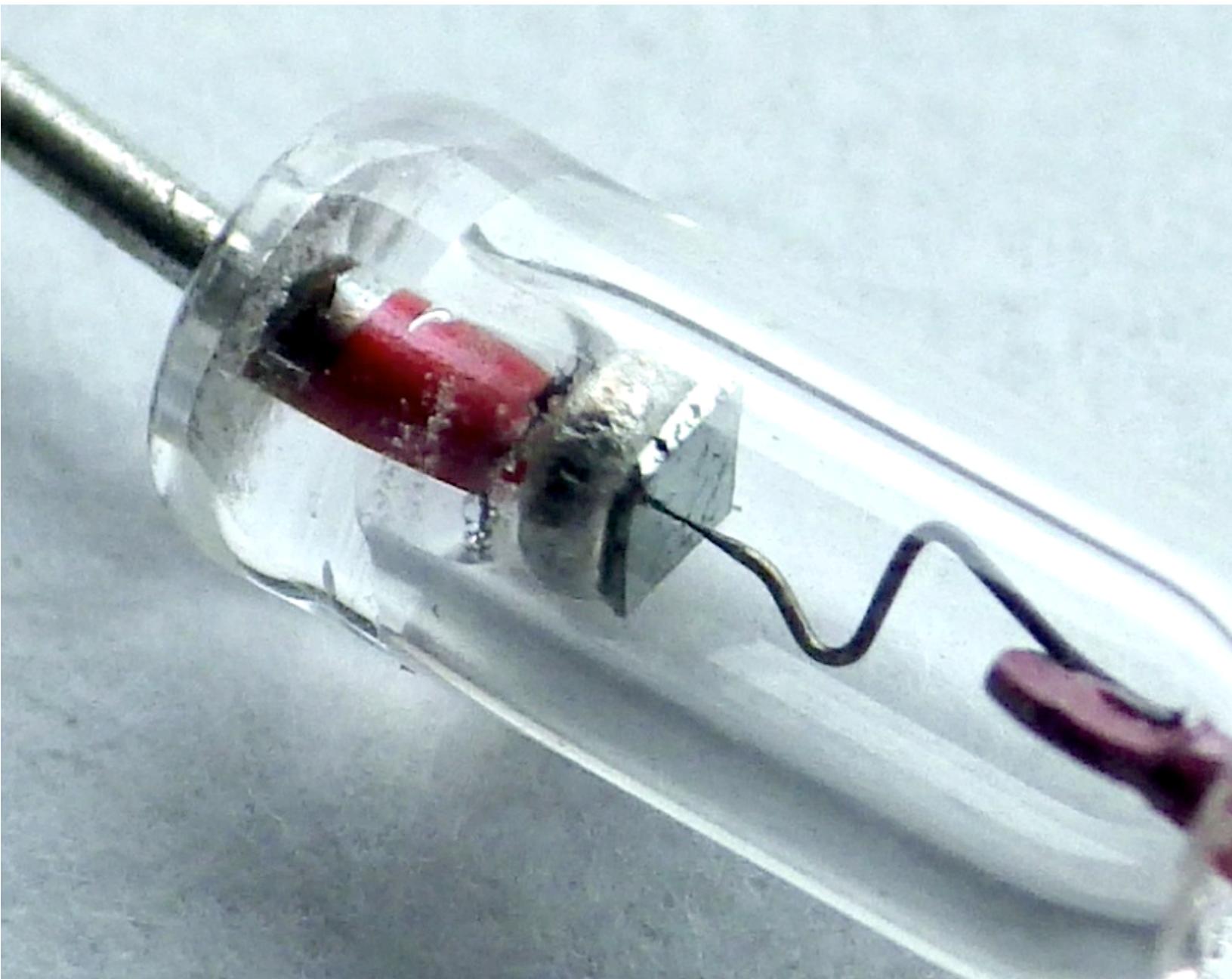
(ダイオードは半導体以前に真空管によるものが存在する)
P, N二種の半導体材料を接合し、電極をつける。
両者の相違は微量に混入した不純物の違いによる。



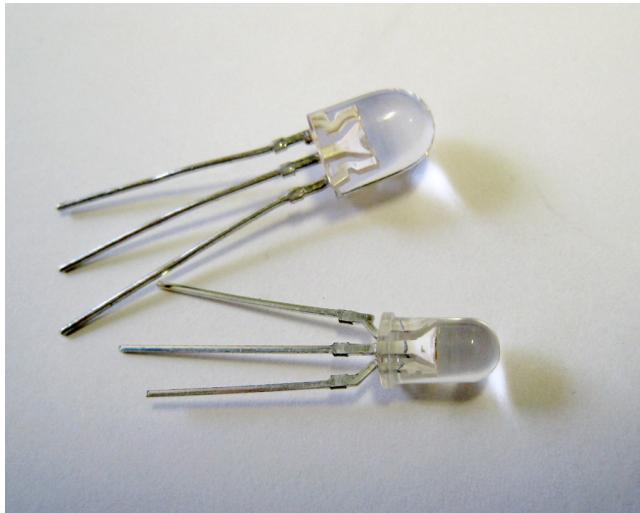
このようなシンボルで図示する

一方向にしか電流は流れない

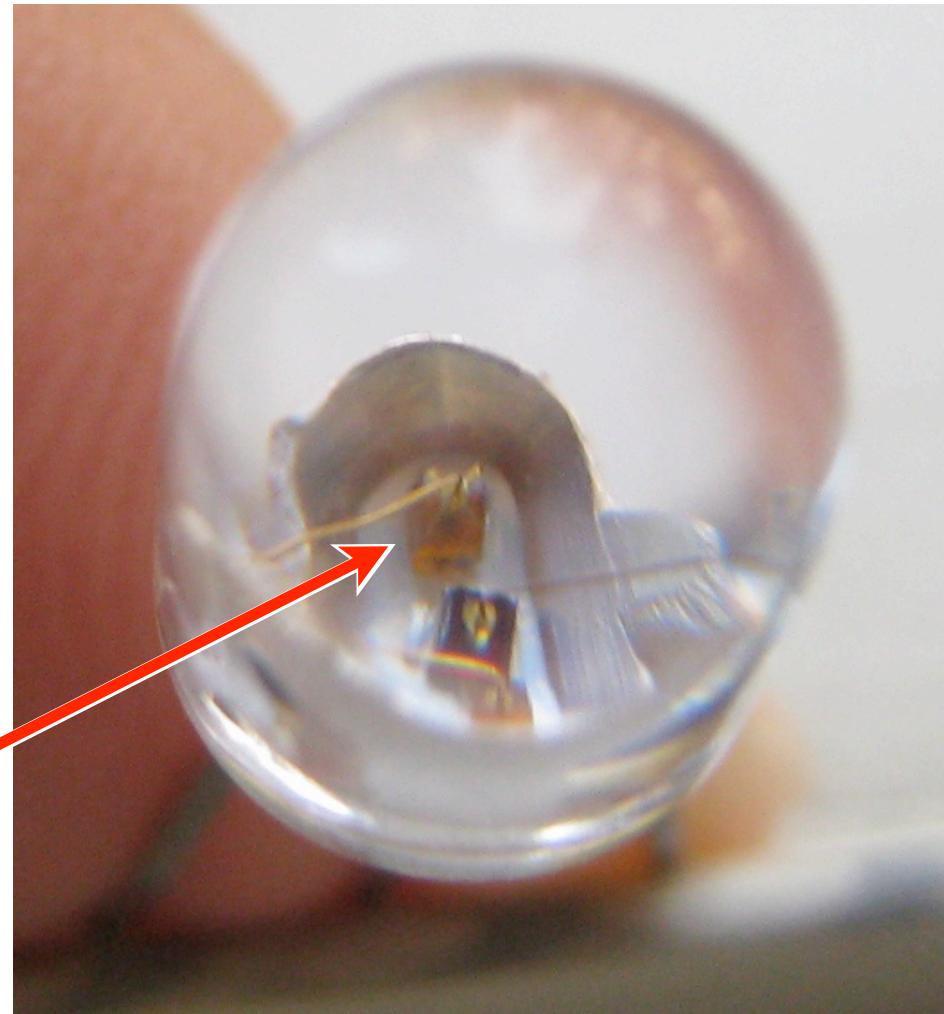




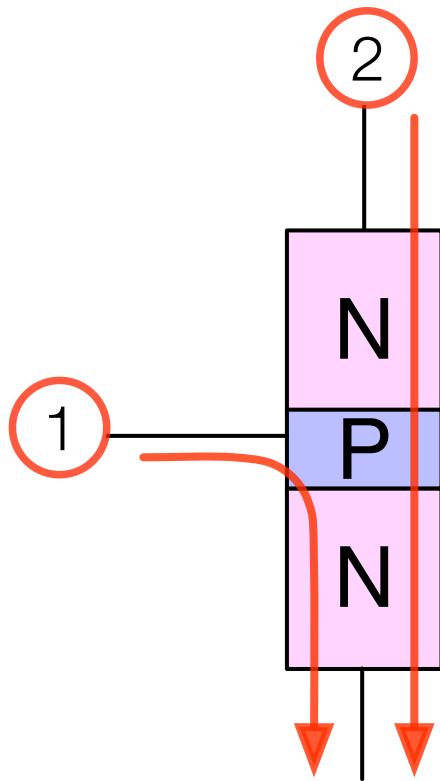
発光ダイオード (LED)



結晶に細い電極
が付いている

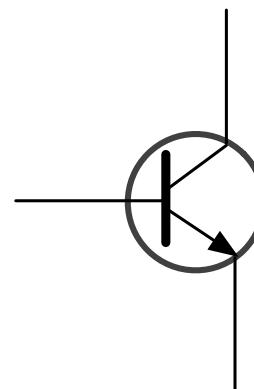


トランジスタ

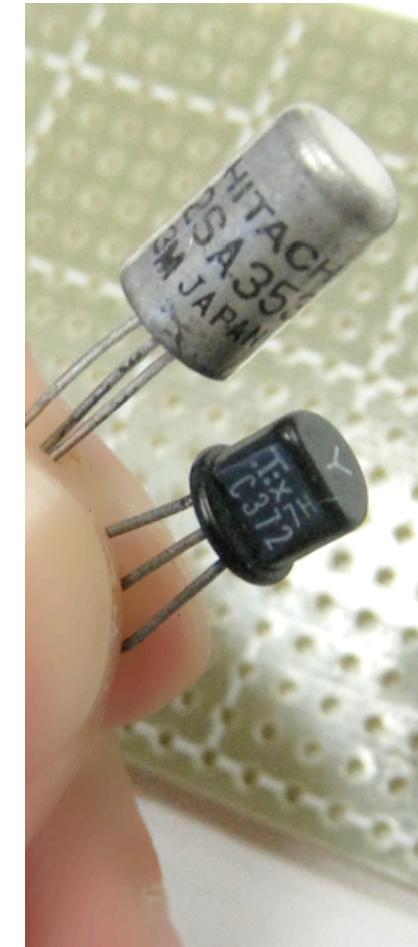


①に通電する量で②に
流れる電流が増減する

N型, P型半導体を接合して、
スイッチの機能を実現する



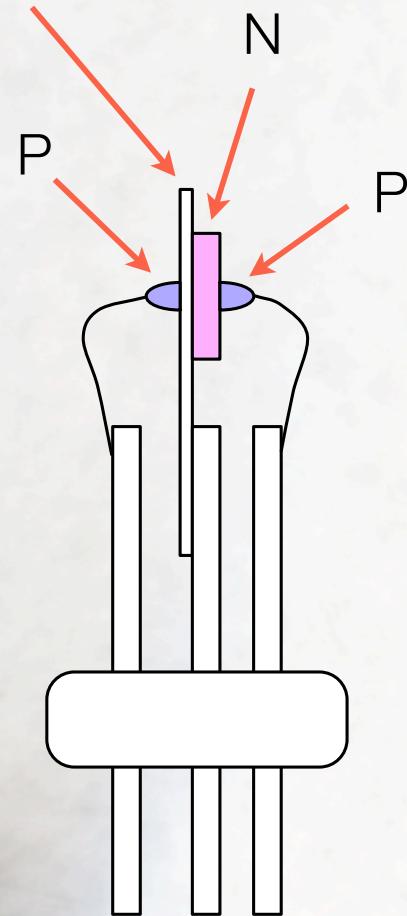
このようなシンボルで図示する



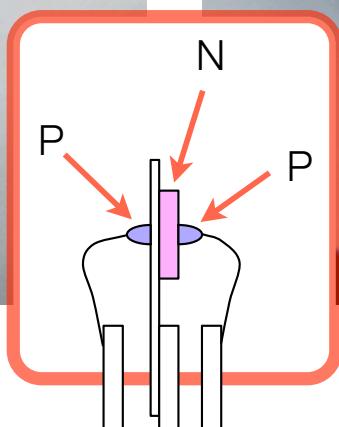
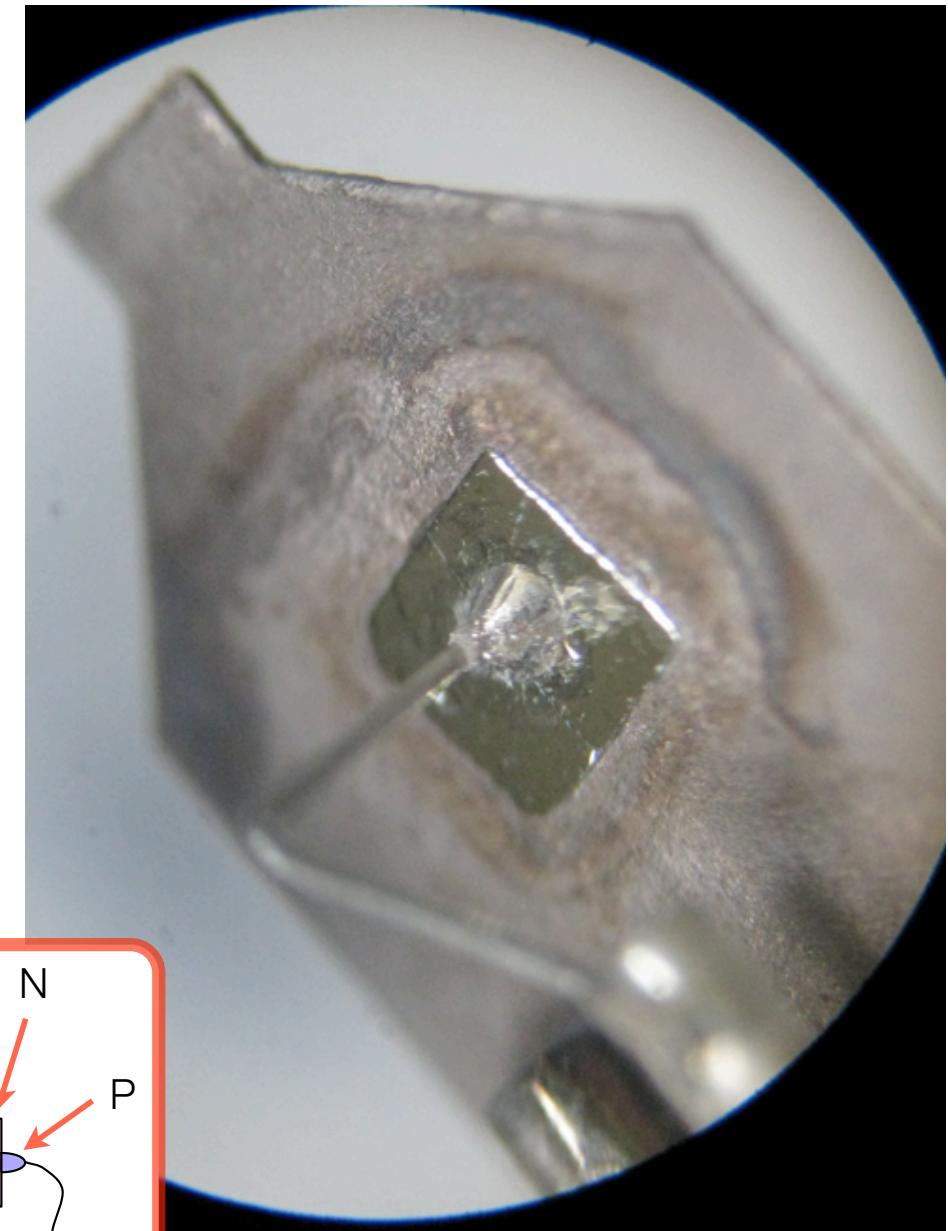
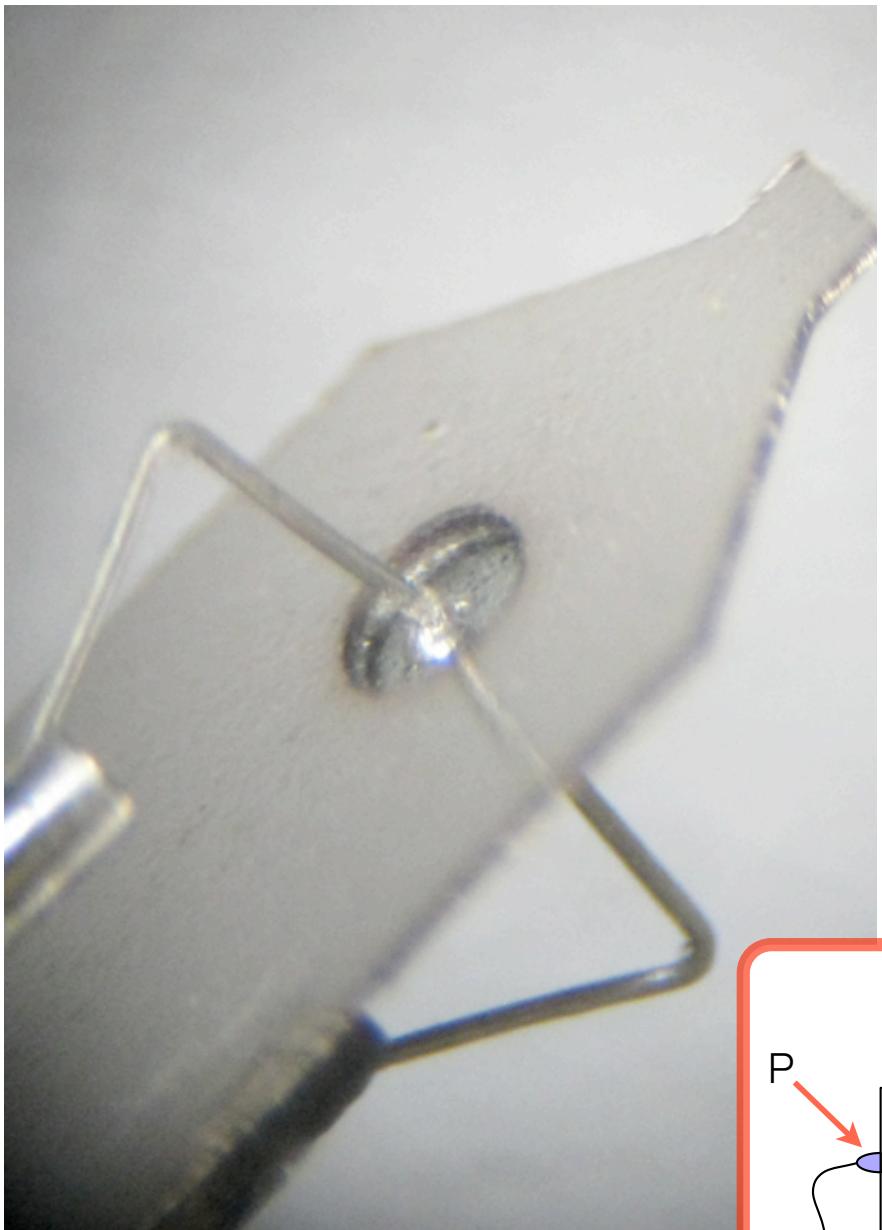
トランジスタの反応速度は
マイクロ秒以下（ナノ秒台）



支持板（兼電極）



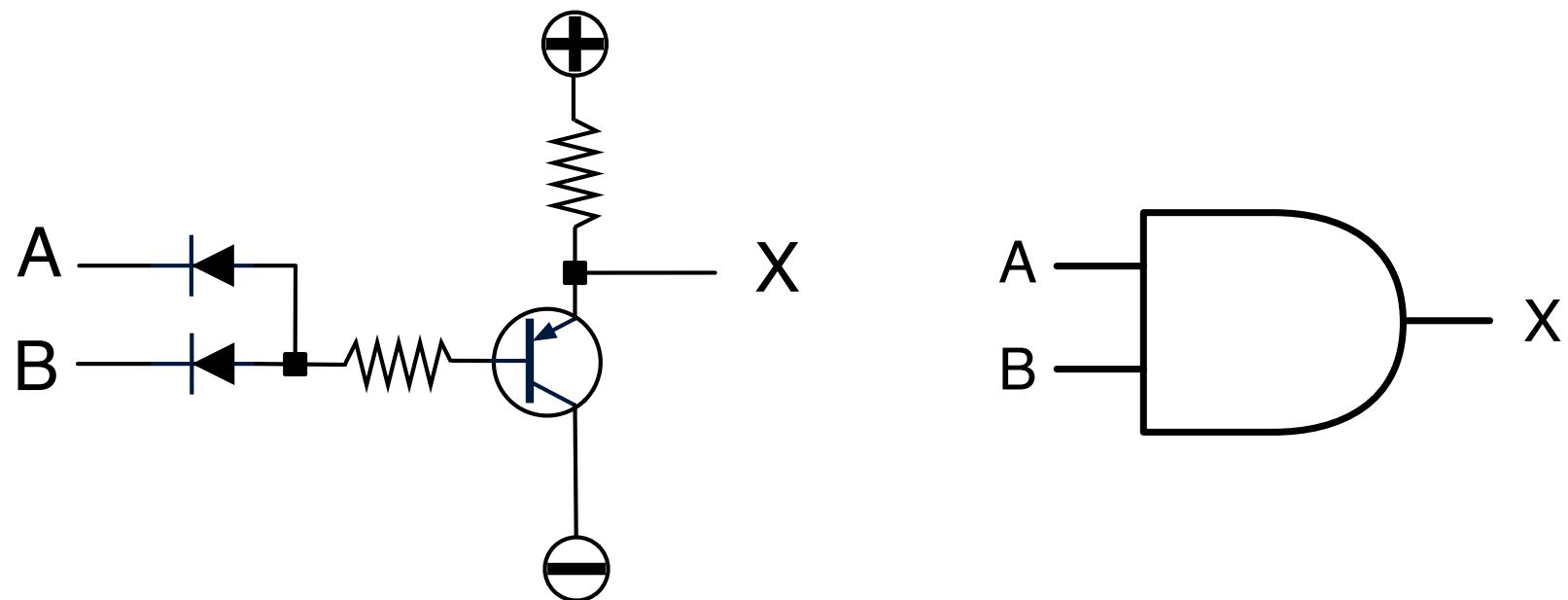
2SA353（ゲルマニウムトランジスタ）のCANパッケージをはがしたもの（隣の一円玉は直径 2cm）



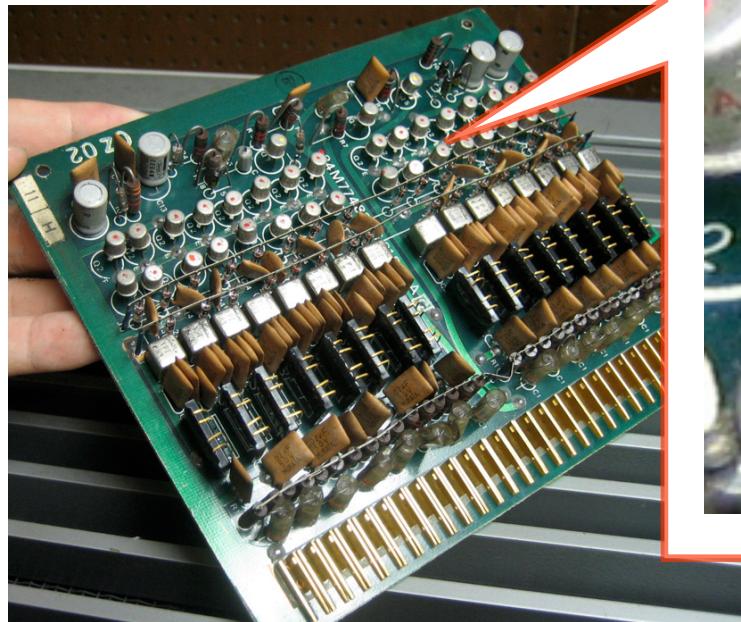
図は材料自体がP型半導体に見えるがそうではない

トランジスタとダイオードによる論理回路

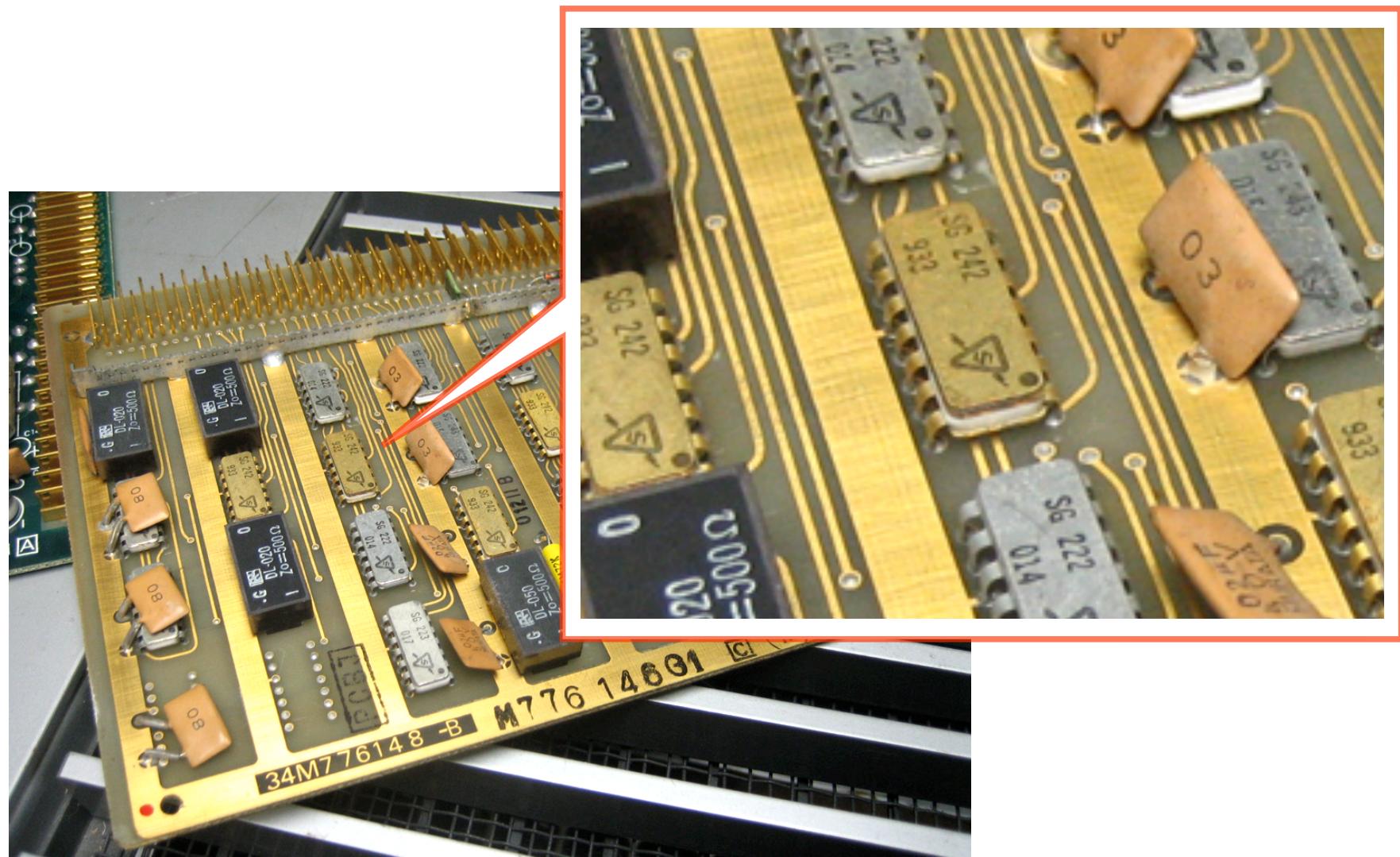
トランジスタとダイオードによって AND 論理回路（ゲート）を実現する



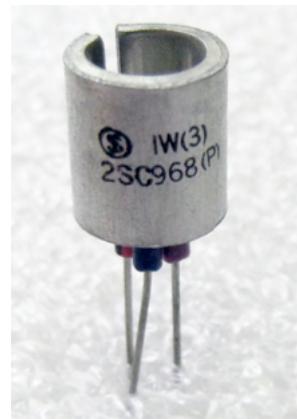
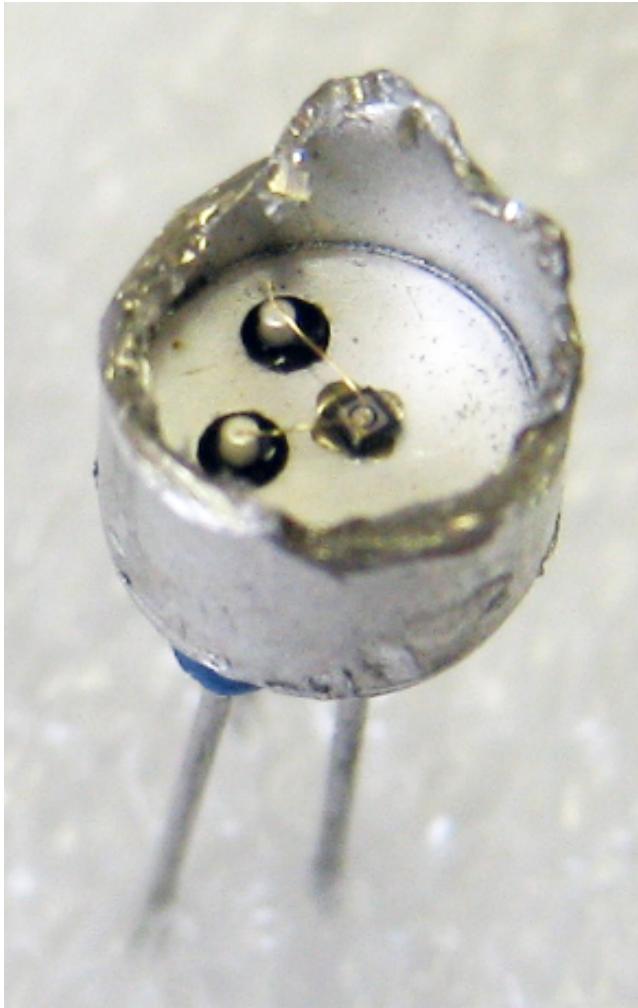
トランジスタとダイオードによる回路基板



IC：集積回路による回路基板

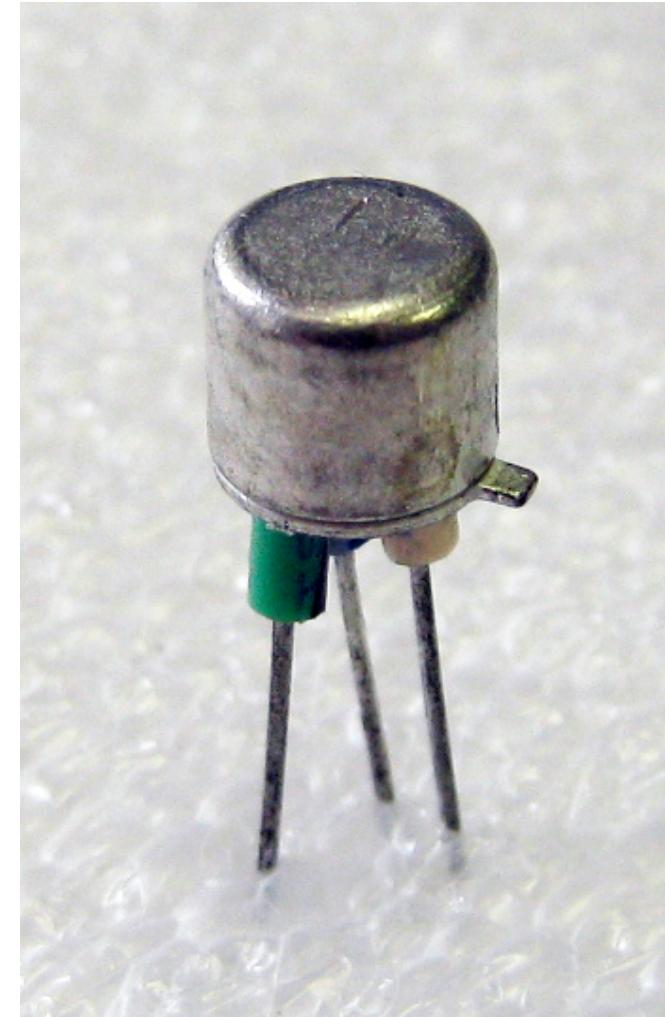


プレーナ型トランジスタ



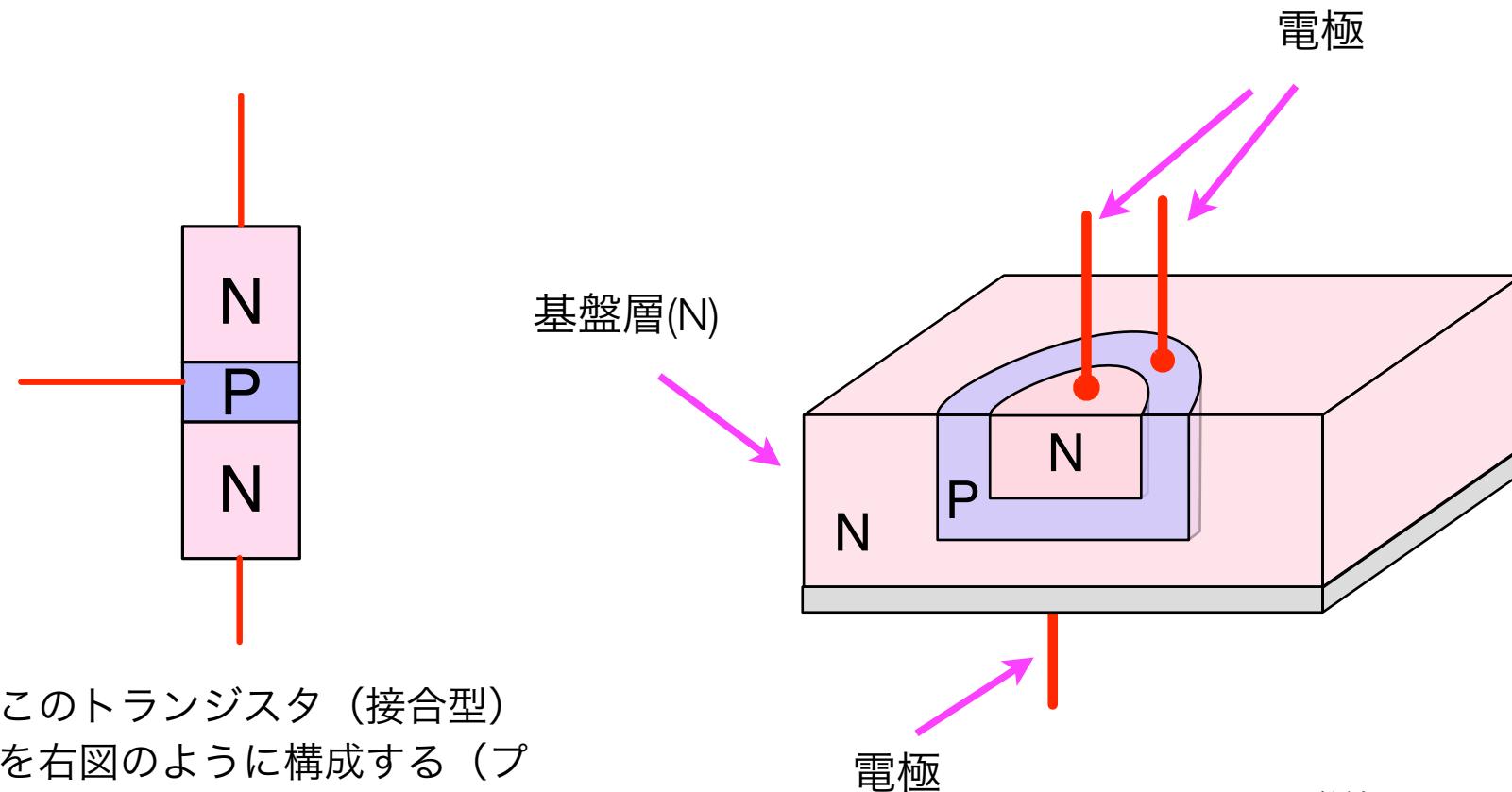
2SC968, Fujitsu
シリコントランジスタ

放熱のためにアルミでパッケージを巻いてある)

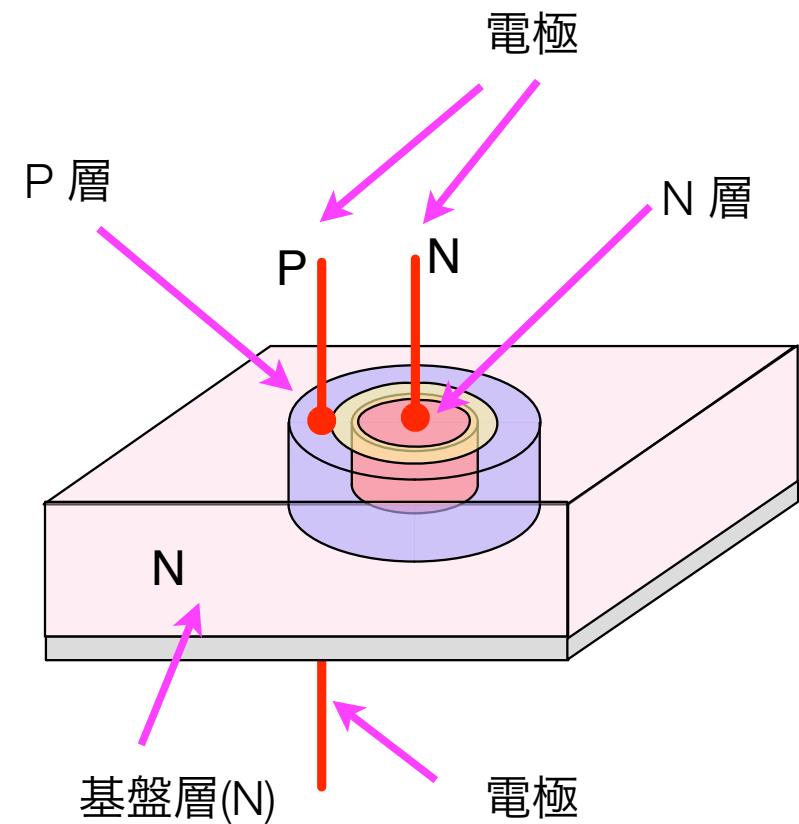
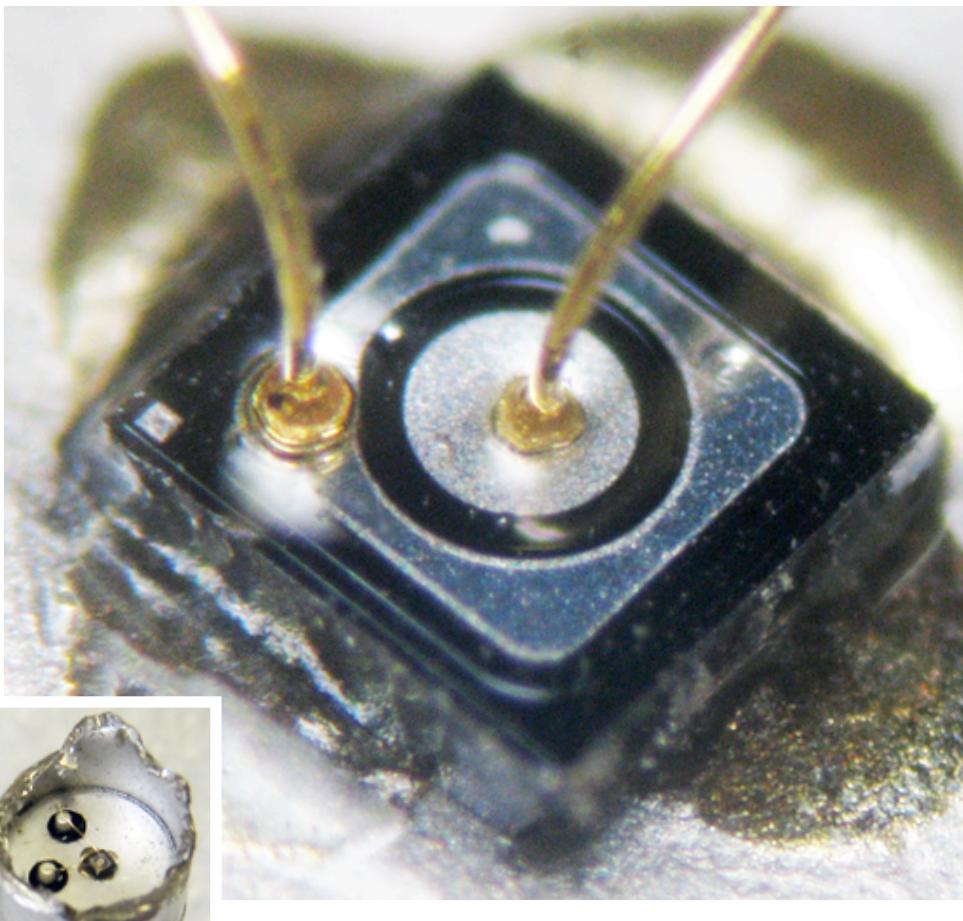


プレーナ型トランジスタ

半導体（シリコン）基盤の上にエッチング等によってN, P型半導体を配置し、トランジスタを構築する



プレーナ型トランジスタ

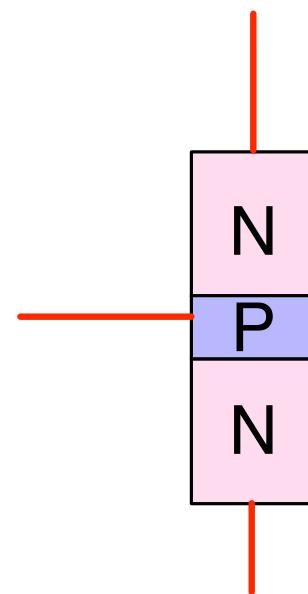


これは単純なモデルであり実際
の構造や形状は図とは異なる

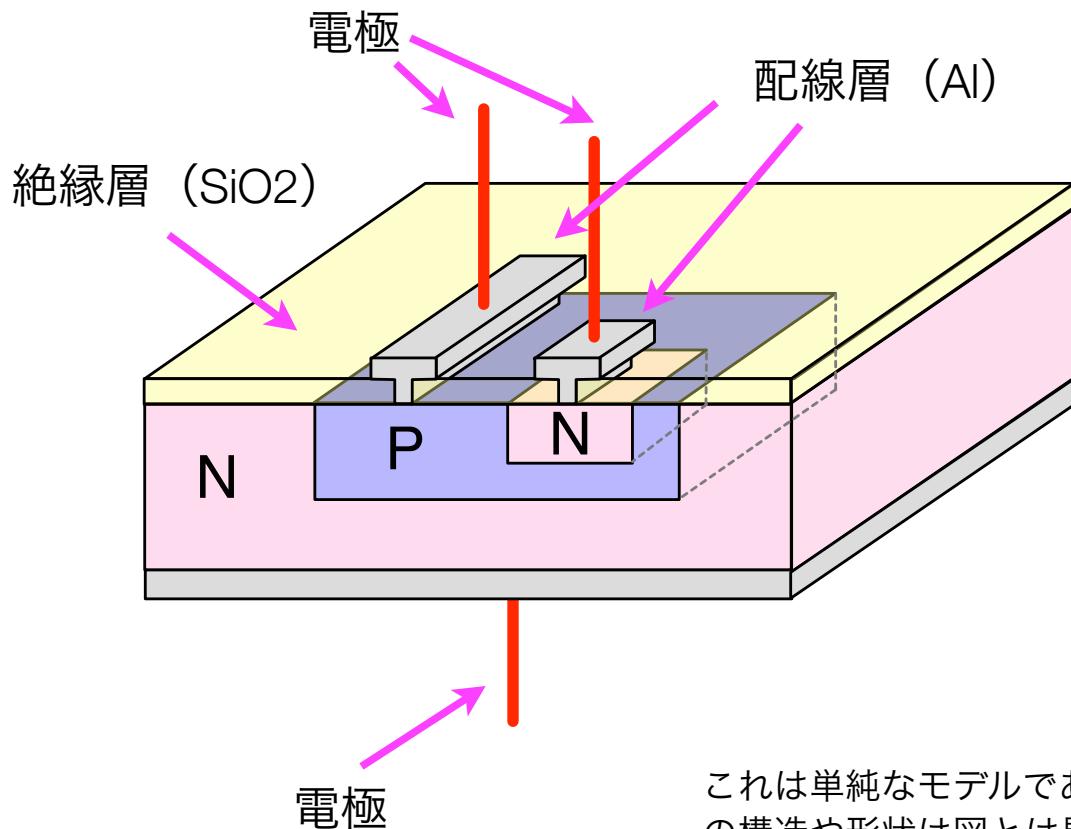
IC：集積回路の発明

IC : Integrated Circuit

半導体（シリコン）の上にエッチング、イオン注入、スパッタリング等によって配線層、絶縁層、N, P 型半導体を配置し、トランジスタを構築する



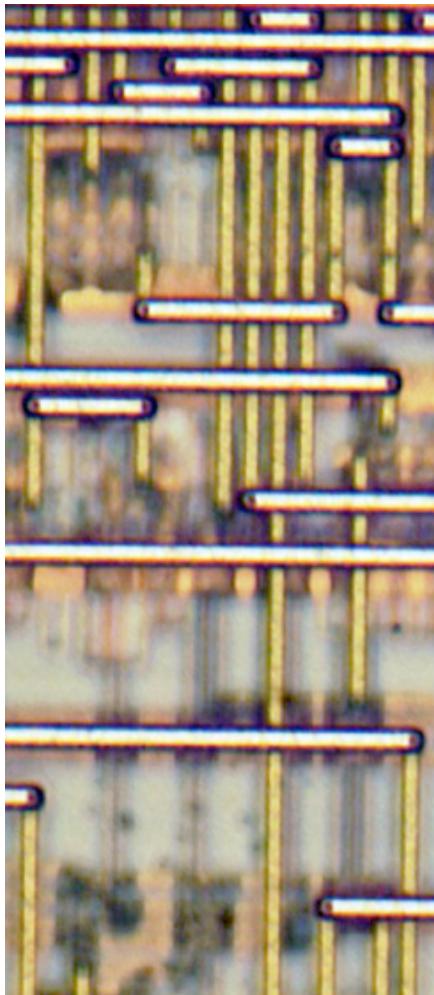
このトランジスタ（接合型）
を右図のように構成する（ブ
レーナ型と呼ぶ）



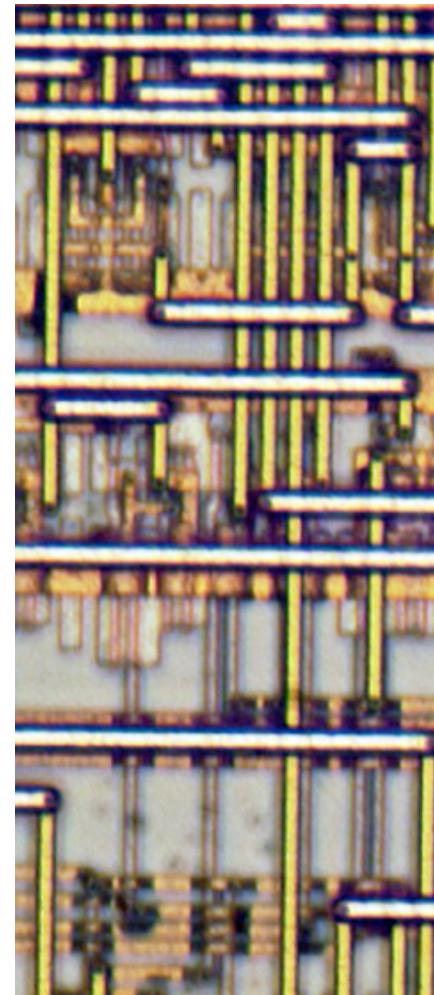
これは単純なモデルであり実際
の構造や形状は図とは異なる

IC：集積回路の発明

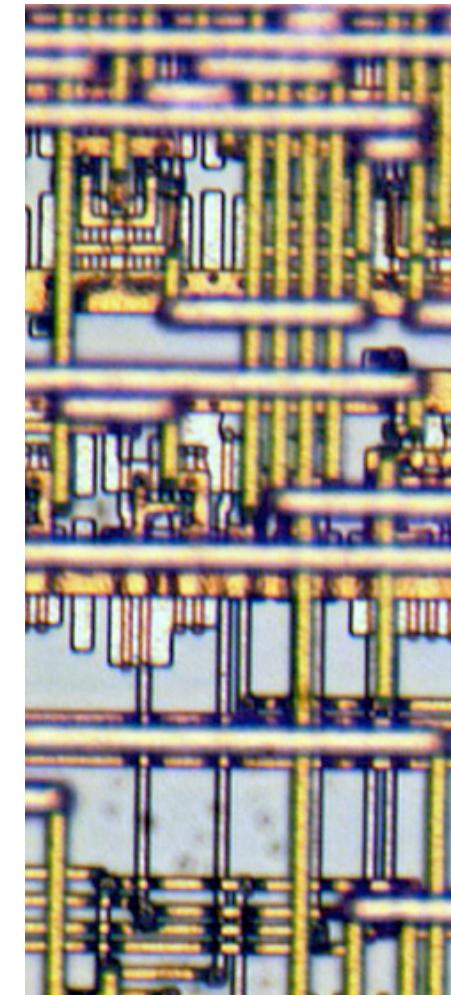
Intel i860XP, 40MHz, 1990, 1 μm



最上層（横向けの配線層）



中層（縦の配線層）



その下層（半導体の回路）

パッケージング

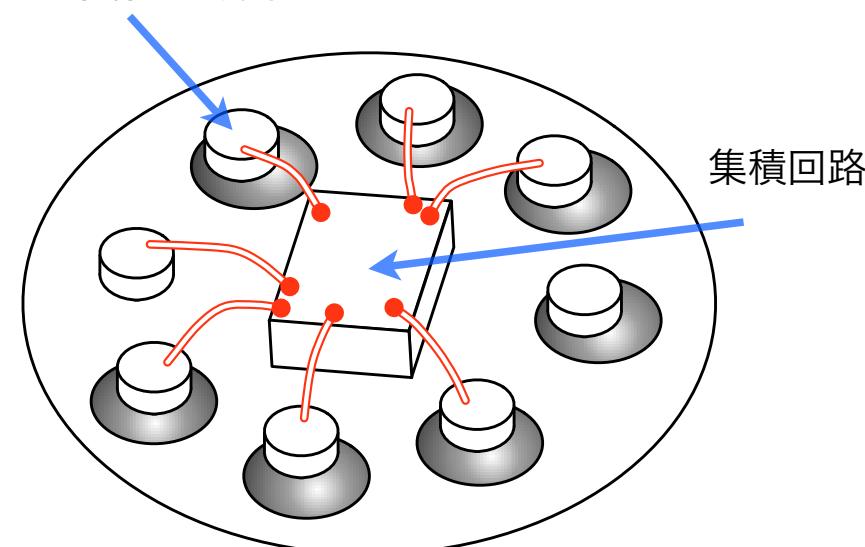


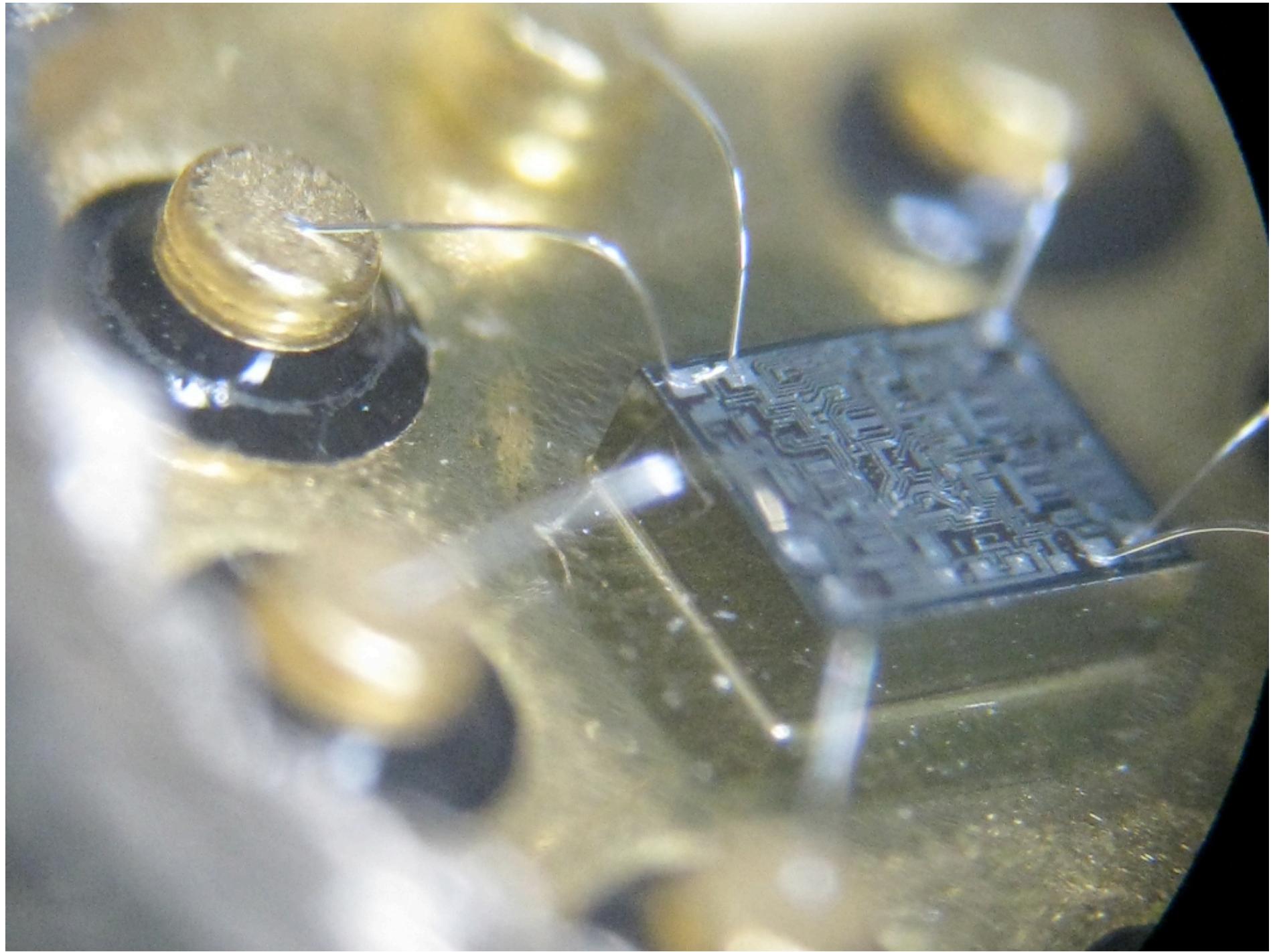
金属パッケージの内部に集積回路が置かれ、電極から伸びる細線で空中配線。



OP15, オペアンプ
(8pin, CANパッケージ)

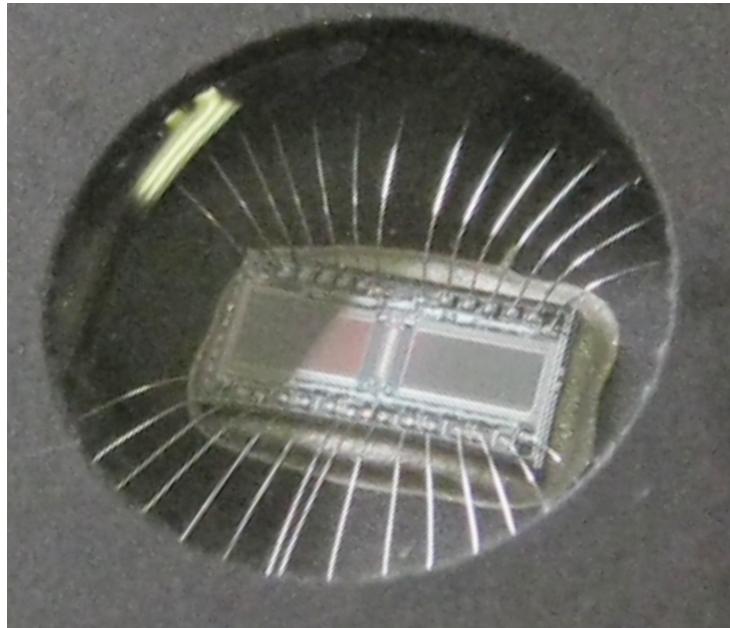
電極（脚）の頭部



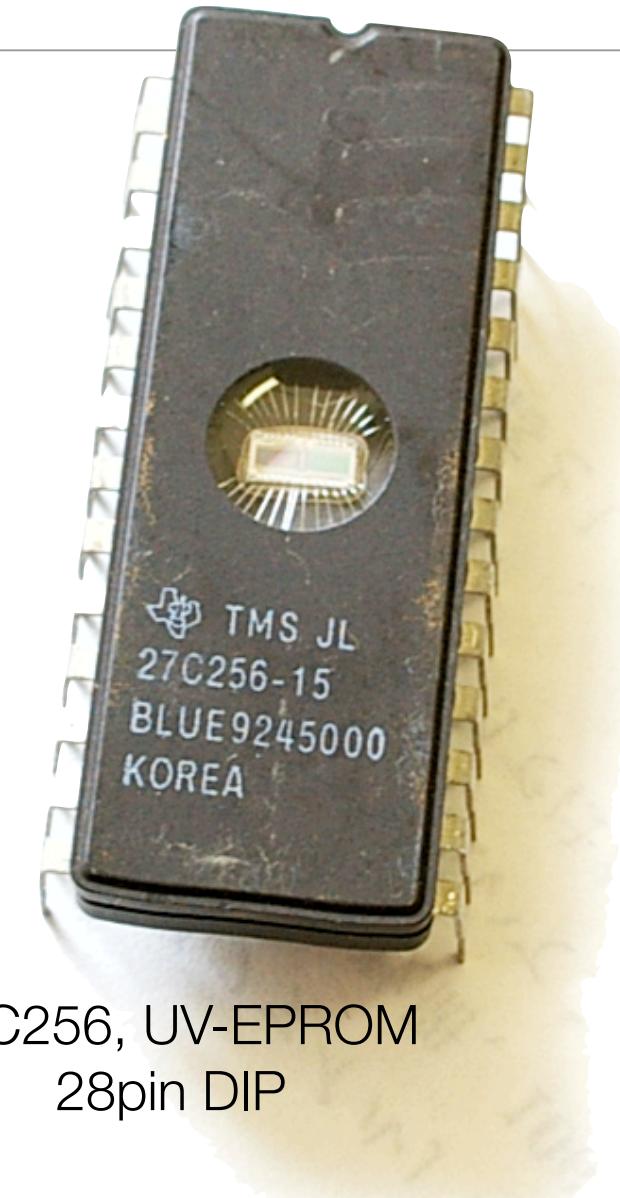


パッケージング

二列に電極が並んだパッケージもある (DIPと呼ばれる)



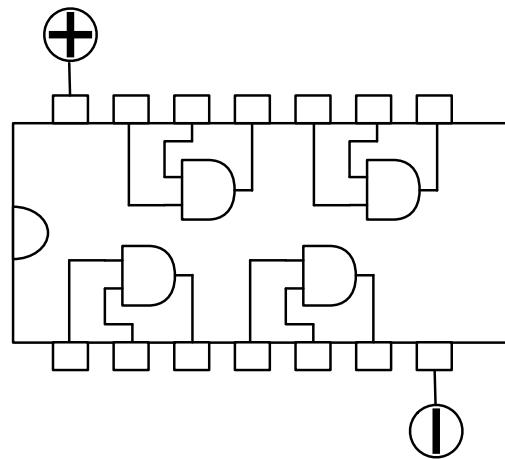
この製品では配線が見えている



27C256, UV-EPROM
28pin DIP

ゲート IC

SN7409 (2-in AND x 4)



ゲートが幾つか集積されて一つの
パッケージに入っているため、回
路全体がさらに小さくなる。

故障も減り、配線などの工数が
減って製造コストも下がる。



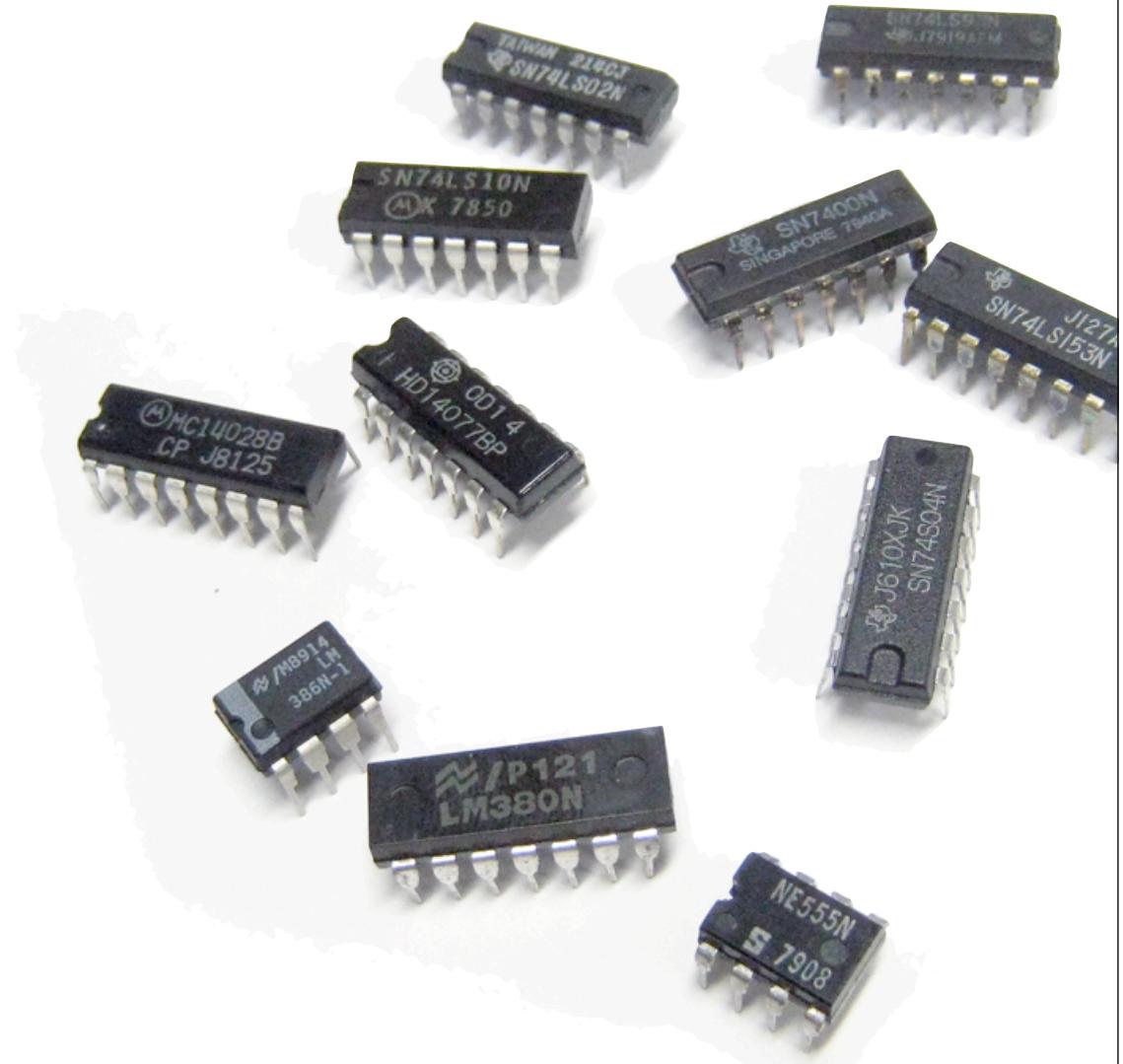
ICの反応速度は数十ナノ秒



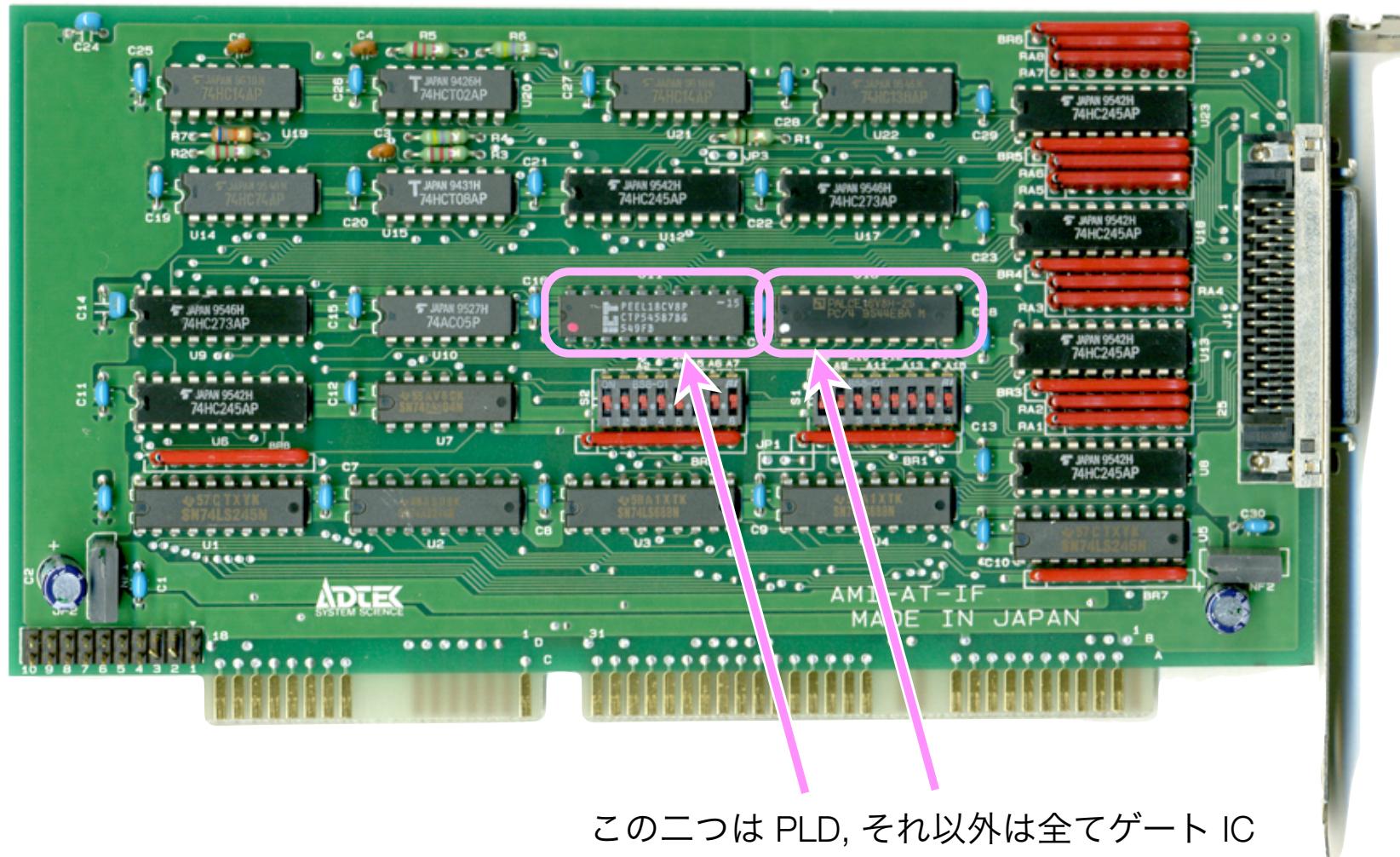
各種 IC

いろいろな回路が集積された製品があり、これらを組み合わせてシステム全体を作る。

ピン数、種別はさまざま。論理回路だけでなくアンプなどのアナログ用途の集積回路もある。



IC を組み合わせた製品



LSI : 大規模集積回路

Intel i860XP, 40MHz, 1990

1 μm, 120万トランジスタ



Motorola MC68000, 8MHz, 1980
3.5 μm, 7万トランジスタ



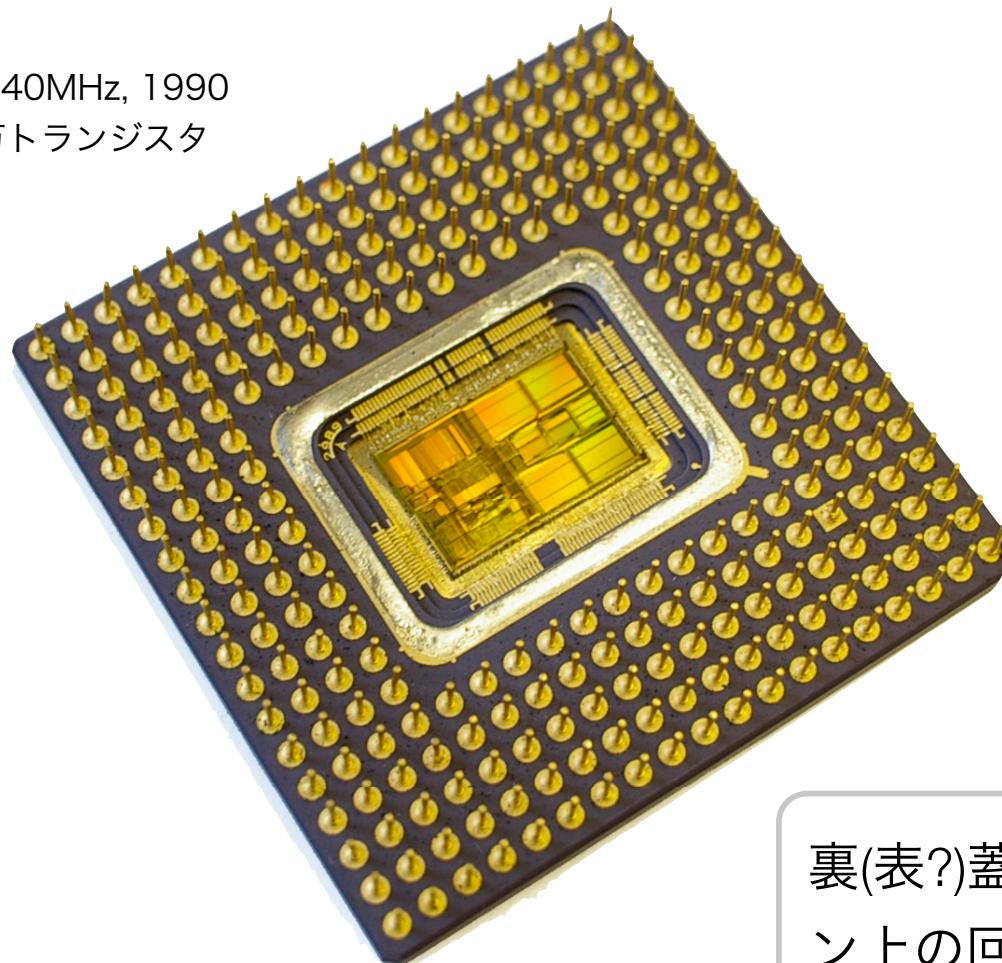
Sun UltraSPARC III, 600MHz, 1999

0.18 μm, 2900万トランジスタ

年ごとに配線幅は狭く、
高速になり、また集積素
子数も増える。

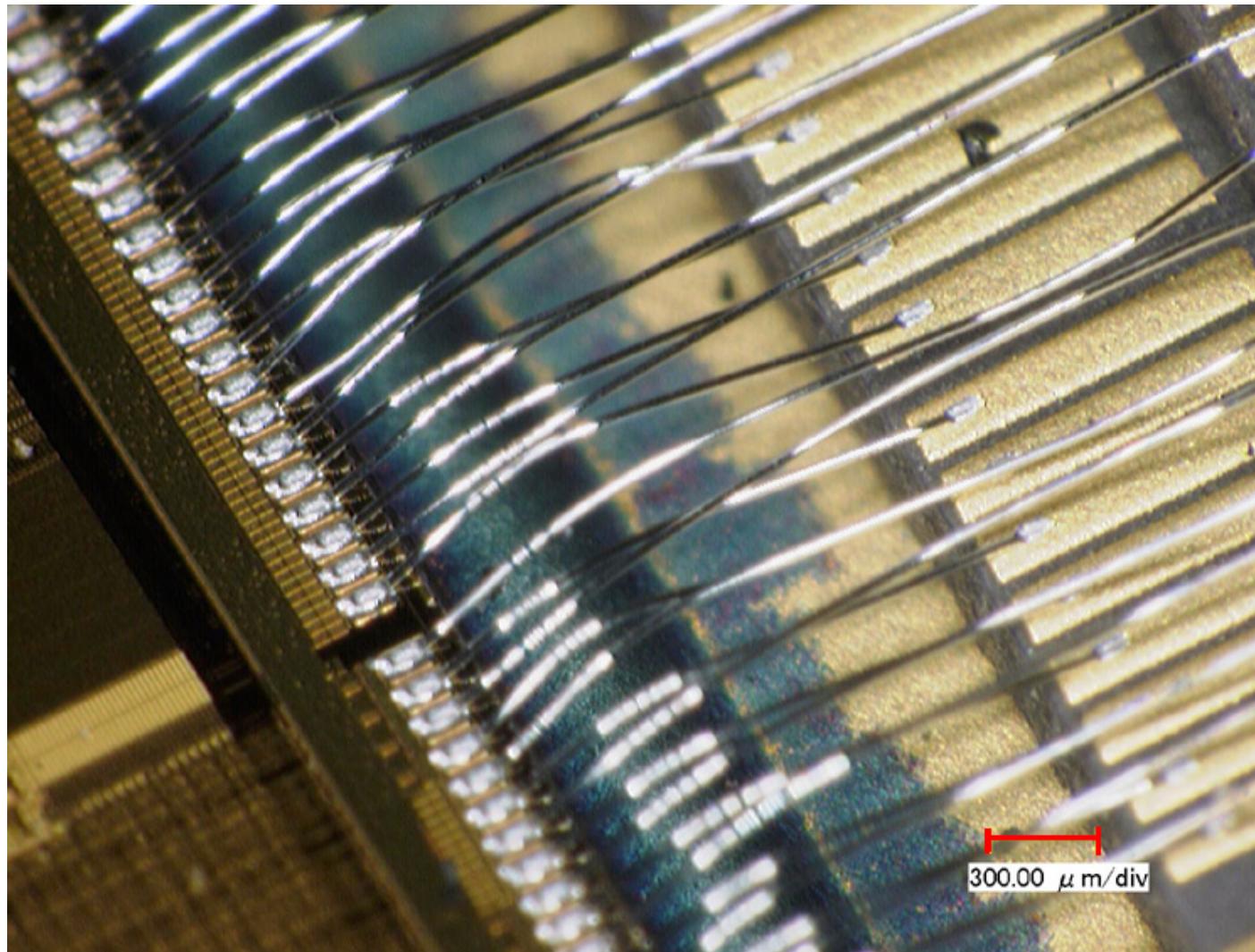
LSI : 大規模集積回路

Intel i860XP, 40MHz, 1990
1 μm, 120万トランジスタ



裏(表?)蓋を開けるとシリコ
ン上の回路と配線が見える

LSI : 大規模集積回路



Intel Xeon E5-2600 v2 (Ivy Bridge, 2013)

E5-2697v2

12コア / 2.7GHz / 130W

22nm

43億トランジスタ

※写真は 10 cores モデル

集積回路の製造

集積回路の製造

- シリコン結晶化
- ウェハ一切り出し
- リソグラフィ・
不純物拡散・配線
- ダイシング
- パッケージング

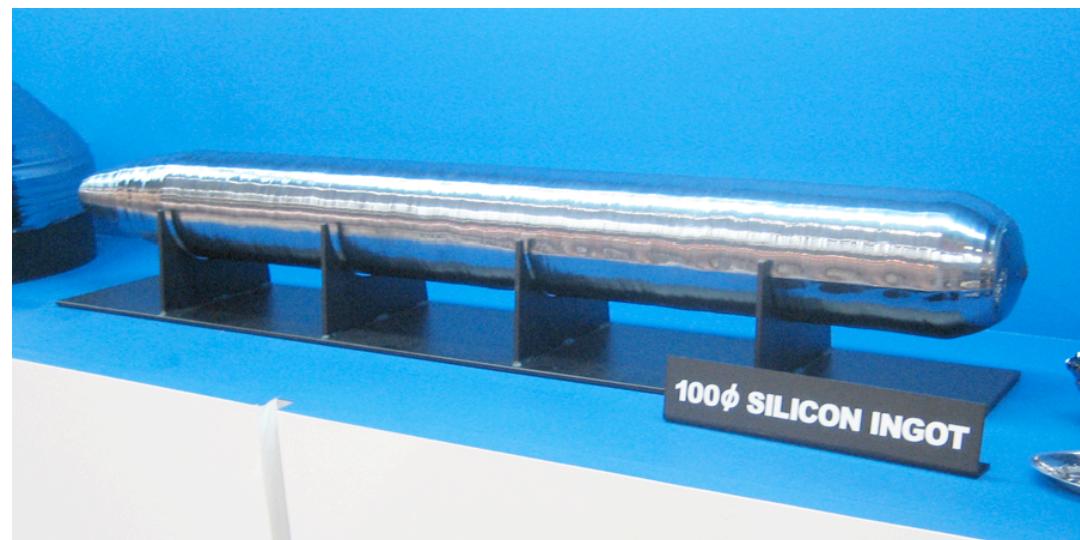
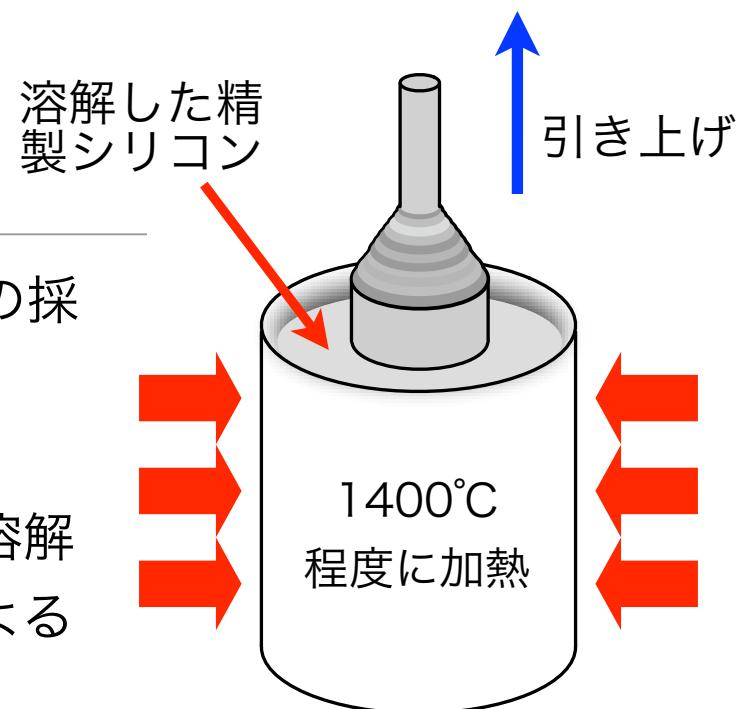


参考：よくわかる最新半導体の基本と仕組み, 西久保靖彦

集積回路の製造

- シリコン結晶化
- ウエハ一切り出し
- リソグラフィ・不純物拡散・配線
- ダイシング
- パッケージング

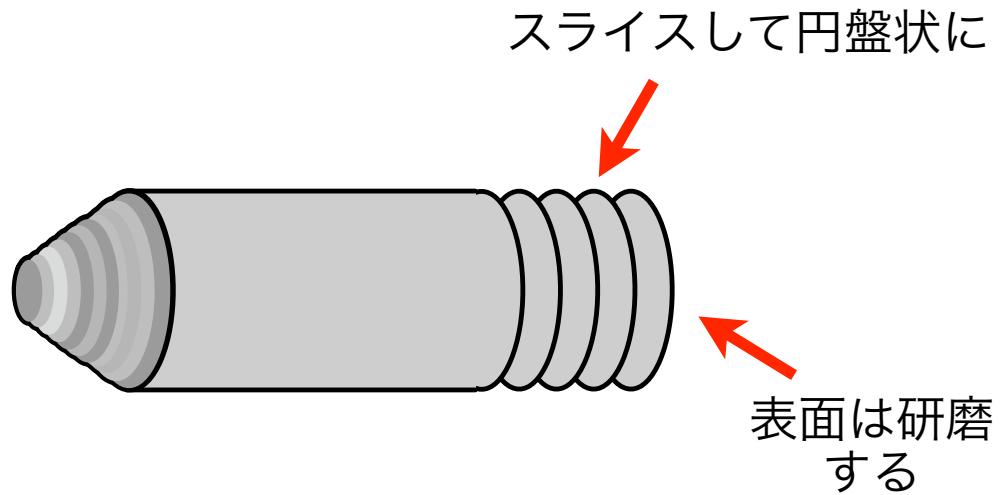
1. 珪石(SiO_2)の採掘
2. 精製
3. 炉で加熱・溶解
4. 引き上げによる单結晶化



100mm 径のシリコン・インゴット（最新の設備では300mm径が多い）

集積回路の製造

- シリコン結晶化
- ウェハ一切り出し
- リソグラフィ・不純物拡散・配線
- ダイシング
- パッケージング



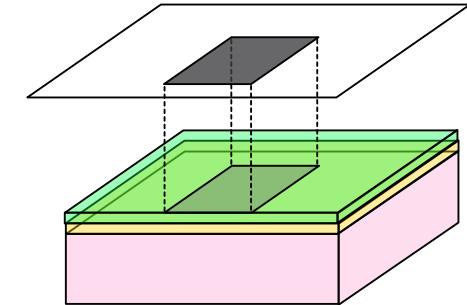
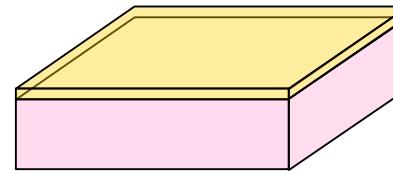
200mm径のウェハー



300mm径用の研磨装置

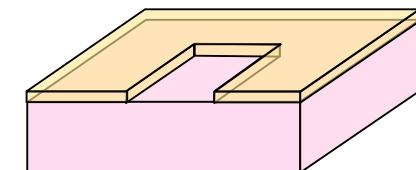
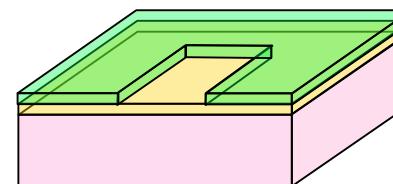
集積回路の製造

- シリコン結晶化

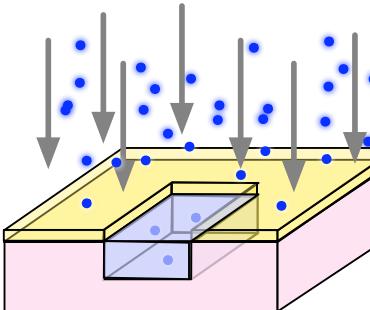


1. Si 基盤に酸化膜(SiO₂)を形成 2. 感光剤塗布・パターン感光

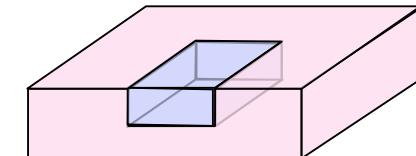
- ウェハ一切り出し



- リソグラフィ・不純物拡散・配線



3. 現像・感光部分除去



4. エッチング・感光剤除去

- ダイシング

5. 不純物拡散（イオン注入）

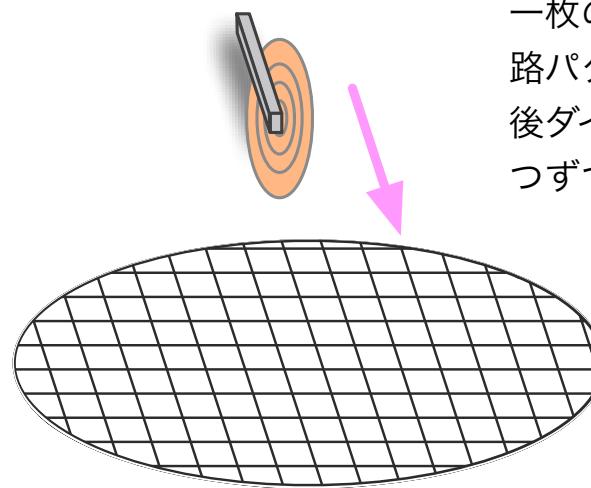
6. N/P 接続構成の形成
(酸化膜を除去しない場合も)

- パッケージング

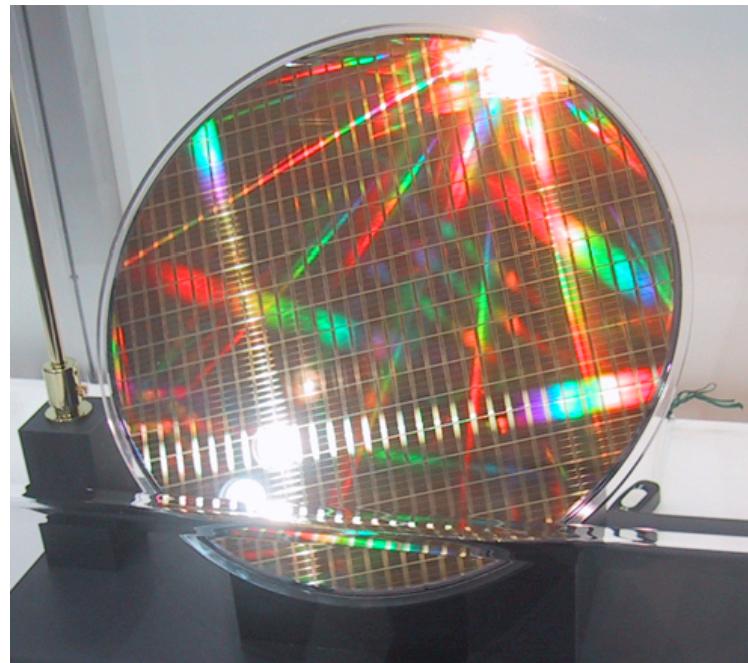
必要に応じて絶縁層、配線層（アルミ）などを同様に構築し、この工程を繰り返す

集積回路の製造

- シリコン結晶化
- ウェハ一切り出し
- リソグラフィ・不純物拡散・配線
- ダイシング
- パッケージング

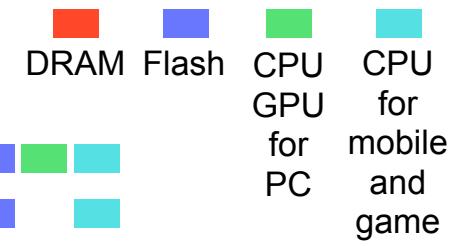


一枚のウェファーに同一の回路パターンを多数作り、その後ダイヤモンドカッターで一つずつカットする。



300mm ウェファー（東芝NANDフラッシュ）

順位	企業名	国名	売上高 (US Million\$)	前年増減率	シェア
1	インテル	米国	46,960	-1.0%	14.8%
2	サムスン電子	韓国	33,456	7.0%	10.5%
3	クアルコム	米国	17,341	31.6%	5.5%
4	マイクロン・テクノロジ	米国	14,168	109.2%	4.5%
5	SK ハイニックス	韓国	13,335	48.7%	4.2%
6	東芝	日本	12,459	11.9%	3.9%
7	テキサス・インスツルメンツ	米国	11,379	-5.5%	3.6%
8	ブロードコム	米国	8,121	3.5%	2.6%
9	STマイクロエレクトロニクス	イタリア・フランス	8,076	-4.9%	2.5%
10	ルネサス	日本	7,822	-15.3%	2.5%
11	インフィニオン	ドイツ	5,096	5.7%	1.6%
12	AMD	米国	5,076	-4.2%	1.6%
13	NXPセミコンダクターズ	オランダ	4,658	13.2%	1.5%
14	メディアテック	台湾	4,434	32.1%	1.4%
15	ソニー	日本	4,394	-28.1%	1.4%
16	フリースケール	米国	3,958	5.8%	1.2%
17	NVIDIA	米国	3,612	-5.6%	1.1%
18	マーベル	米国	3,281	3.6%	1.0%
19	オン・セミコンダクター	米国	2,740	-4.5%	0.9%
20	アナログ・デバイセズ	米国	2,677	0.2%	0.8%
Top 20			213,043	8.6%	67.1%
その他の企業			104,458	-2.4%	32.9%
トータル売上高			317,501	4.7%	100.00%



出典：

iSuppli Corporation supplied rankings for 2013

製造設備への投資

- IEDM (International Electron Devices Meeting) 2013

Ajit Manocha, CEO, GLOBALFOUNDRIES

2012年の設備投資は総額で35億米ドル（約3270億円）

2013年は3工場に総額45億米ドル（約4200億円）を予定

「Foundry 2.0が日本半導体産業を救う」 GLOBALFOUNDRIESのCEOが提案
EETimes Japan, 2013/2/8, http://eetimes.jp/ee/articles/1302/08/news075_2.html

GLOBALFOUNDRIES
Santa Clara, CA, USA, 2014.4

